



## ■ 特征

- 显示方式可选：静态，动态的 1/2 和 1/3 偏置电压，1/4 占空比模式，最多 144 点。
- 内置 OSC 电路，具备闪烁功能
- 内部 LCD 对比度控制电路
- 设置电路休眠模式
- 无需外部组件
- 接口：2 线串口
- 与 TTL / CMOS 兼容
- 高 EMC 抗扰度

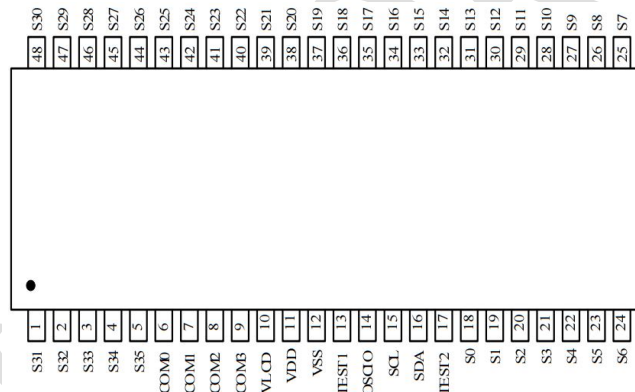
## ■ 应用领域

- 家电产品
- 仪表设备等
- 玩具
- PDA
- 钟表

## ■ 订单信息

零件号	包装类型	卷带式
CN90C4S36	TSSOP-48	2000 /卷

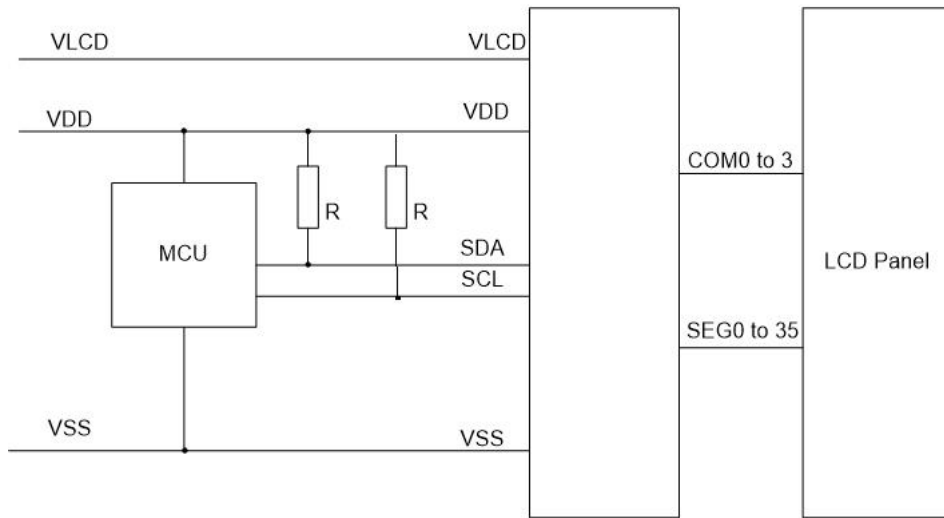
## ■ 引脚说明



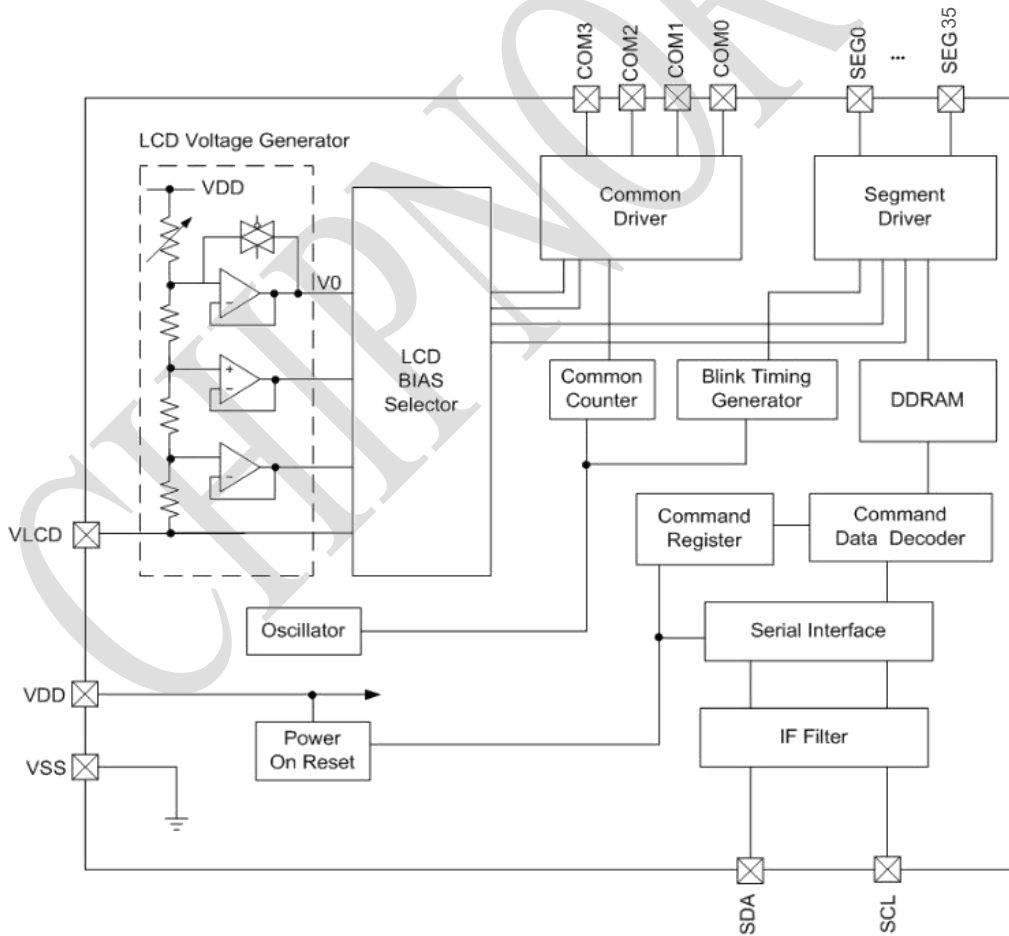
名称	I/O		功能
SDA	I/O	16	2 线串行数据输入输出
SCL	I	15	2 线串行时钟输入
TEST1	I	13	测试用输入引脚
OSCIO	I	14	外部时钟输入，使用内部时钟该 PIN 接地
TEST2	I	17	POR 功能使能输入端，低电平 POR 可用
VSS	I	12	GND
VDD	I	11	电源电压
VLCD	I	10	LCD 液晶电压，默认 GND。
SEG 0~35	O	18~24,25~35,1~5	LCD 的部分驱动器输出
COM 0~3	O	6~9	LCD 的公共驱动器输出



### ■ 典型应用电路



### ■ 结构图





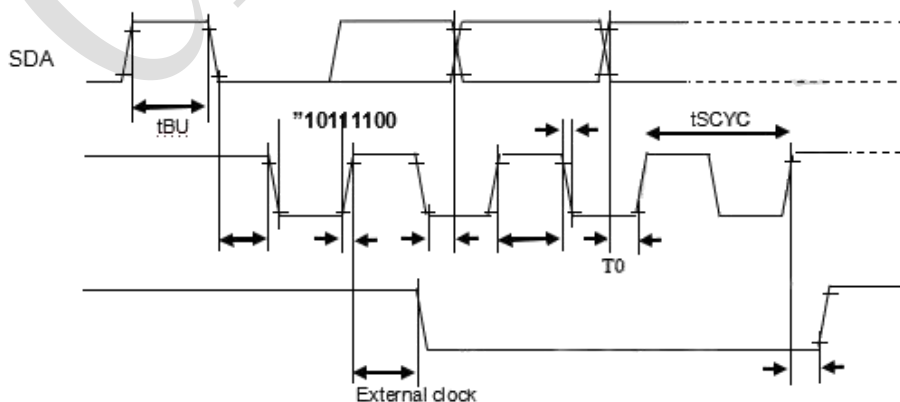
## ■ 绝对最大额定值

参数	符号	Rating	单位	备注
电源电压 1	VDD	-0.5 to + 5.5	V	电源
电源电压 1	VLCD	-0.5 to 0	V	LCD 驱动电压
输入电压范围	VIN	-0.5 to VDD + 0.5	V	
工作温度范围	Topr	-40 to + 85	°C	
储存温度范围	Tstg	-55 to + 125	°C	

## ■ 电气特性

测试条件：VDD=3.3V, TA = 25 °C, 除非另有说明。

参数	符号	最小值	典型值	最大值	单位	条件
VDD 电压范围	VDD	2.5	-	5.5		
VLCD 电压范围	VLCD	-0.6	-	0	V	LCD 驱动电压 (默认为低电平)
"H" 电平输入电压	VIH	0.7* VDD	-	VDD	V	
"L" 电平输入电压	VIL	VSS	-	0.3* VDD	V	
SDA "L" 电平输出电压	VOL_sda	0	-	0.4	V	Iload=-3mA
COM / SEG 导通电阻	RON	-	3	-	kΩ	负载=±10uA
帧频	Fclk	56	80	104	Hz	Power save mode
待机电流	IDD1	-	-	1	uA	显示关闭, 振荡关闭
工作电流	IDD2	-	7.5	20	uA	VDD = 3.3V, Ta = 25°C, SR = 省电模式 1, FR = 省电模式 1, 帧反转, FR = 65Hz, 带有 LCD 面板负载。



2-line serial interface timing



## ■ 命令寄存器说明

	7	6	5	4	3	2	1	0
ADSET	C	0	0	AD[4:0]				
DISCTL	C	0	1	FR[1:0]		LF	SR[1:0]	
MODSET	C	1	0	*	M1	M0	*	*
ICSET	C	1	1	0	1	*	P1	P0
BLKCTL	C	1	1	1	0	*	BF[1:0]	
APCTL	C	1	1	1	1	1	A1	A0

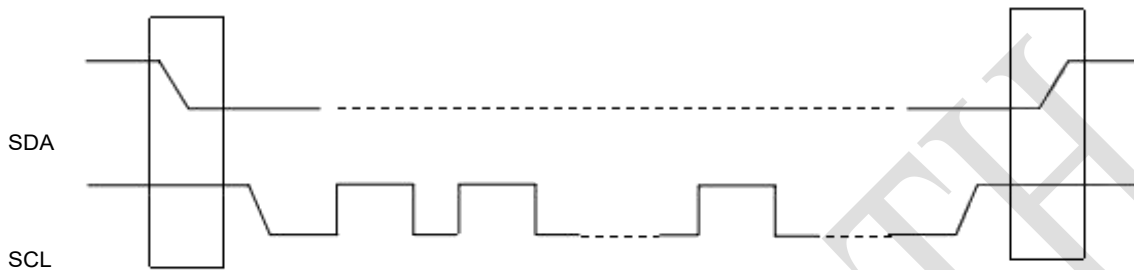
名称	默认值	描述
AD[4:0]	000000	DDRAM 地址,可以设置范围: 0000~10011, 地址设定前必须输入 ADSET 命令, 不允许设定超过以上范围的地址, 如果超出将视为 0。
FR[1:0]	00	为省电设置帧频。 00,65Hz, 正常模式 01,92Hz 省电模式 1 10,46Hz, 省电模式 2 11,130Hz, 省电模式 3
LF	0	设置线或帧逆模式。 0, 行翻转 1, 帧翻转
SR[1:0]	10	为节电设置内部偏置电流。 00, *0.5 01, *0.67 10, *1.0, 默认值。 11, *1.8
M1M0	00	M1=0,显示关, M1=1,显示开。 M0=1, 选择 1/2Bias ,M0=0,选择 1/3Bias
P1P0	00	P1=1,执行软件复位, P1=0,不执行, P0=0, 选择内部震荡电路, P0=1, 选择外部时钟
BF[2:0]	00	配置闪烁频率: 00, 不闪烁 01, 0.5Hz 10, 1Hz 11, 2Hz
A1A0	00	配置像素显示, A1=0,正常模式, A1=1, 点亮与 DDRAM 无关的全屏显示, A0=0,正常模式, A0=1, 取消与 DDRAM 的内容无关的全屏显示 All pixels ON: 点亮与 DDRAM 的内容无关的全屏显示。 All pixels OFF: 取消与 DDRAM 的内容无关的全屏显示。 All pixels ON/OFF 命令是仅在显示打开时 (Display ON) 有效。这时 DDRAM 的内容是不变化的。 注意: P1, P0 全部设为 '1' 时优先选择 APOFF。



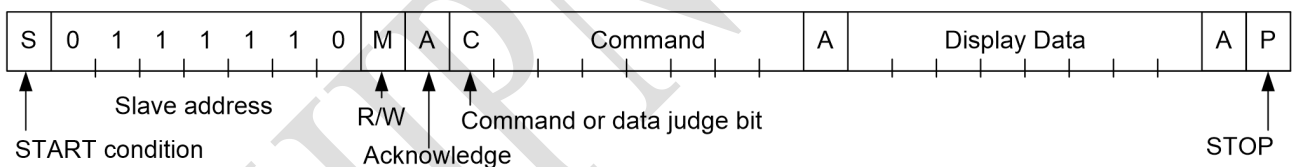
## ■ 功能说明

### ● 命令和数据传输方法

该装置通过两线串行接口传输数据，当命令或数据通过两线串行接口输入时，必须生成“启动条件”和“停止条件”状态。当设置  $sda' h' \rightarrow l'$  在  $scl' h'$  时，它成为“启动条件”。当设置  $sda' l' \rightarrow h'$  在  $scl' h'$  时，它就变成了“停止条件”。



- 1.生成“开始条件”。
- 2.发出从站地址 7C。
- 3.传输命令。
- 4.传输显示数据。
- 5.生成“停止条件”



在生成“启动条件”之后，命令传输(command transfer)对从地址进行处理(写模式为“01111100”，读模式为“01111101”)。命令输入在从属地址之后。从地址的最低有效位(lsb)决定要执行的操作是写操作还是读操作。msb(命令或数据判断位)定义后续的字节是命令还是数据。当“命令或数据判断位”“1”时，下一个字节是 command.当“命令或数据判断位”“0”，下一个字节是显示数据。



一旦进入显示数据传输状态，就不能输入任何命令。若要重新输入命令，请重新生成“启动条件”。

如果在指令传输过程中输入“启动条件”或“停止条件”，则指令将被取消。如果从地址连续输入在“启动条件”后，它将处于命令输入状态。请在“启动条件”后的第一个数据传输中输入“从地址”。



\* 当第一个数据传输中的从站地址无法识别时，应答不返回，下一个传输将无效。当数据传输处于无效状态并且“开始条件”再次传输时，它将返回到有效状态。

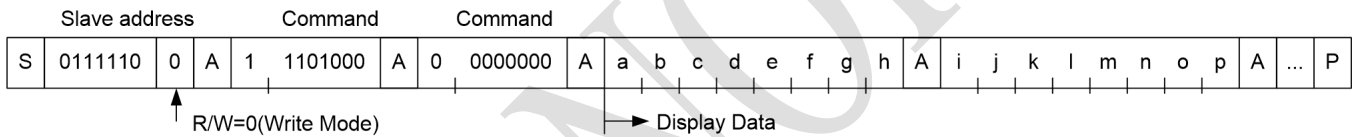
\* 请观察输入上升时间和设置时间的微处理器接口特性，在传输命令和数据时保持时间(请参阅微处理器接口)。

### ● 写入显示数据和传输方法

- 将 R / W 位置 “0” ，进入 “写” 模式。
- 该设备具有  $36 \times 4 = 144$  位的显存 RAM ( DDRAM ) 。

		DDRAM address													
		00	01	02	03	04	05	06	07	.....	21H	22H	23H		
BIT	0	a	e	i	m									COM0	
	1	b	f	j	n									COM1	
	2	c	g	k	o									COM2	
	3	d	h	l	p									COM3	
		SEG0	SEG1	SEG2	SEG3	SEG4	SEG5	SEG6	SEG7	.....	SEG33	SEG34	SEG35		

8 位数据将存储在 DDRAM 中。要写入的地址是由地址设置命令指定的地址，并且该地址在每 4 位数据中自动递增。通过连续发送数据，可以将数据连续写入 DDRAM。



### ■ 振荡电路

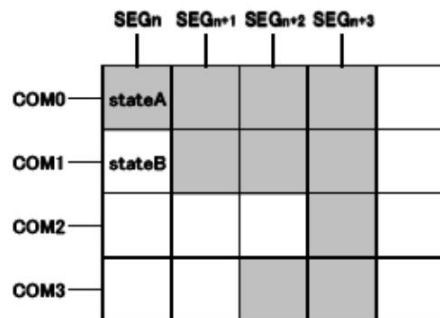
电路有内置振荡电路，也可以外部输入时钟，可以通过内部寄存器来进行选择。外部提供时钟信号时，可以由 SET IC 命令来进行设置，通过 OSCIN 引脚来输入时钟。

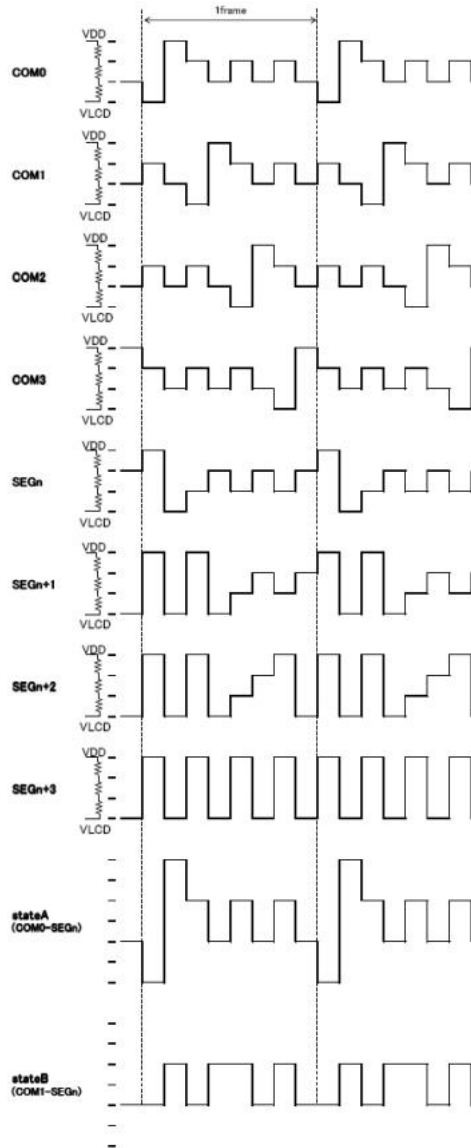
### ■ LCD 驱动 Bias 电路

电路 Bias 模式有 1/2, 1/3 两种，可以通过 MODSET 寄存器命令来设置。Line、Frame 翻转由 DISCTL 寄存器来设置。

#### 1) 1/3bias 液晶驱动波形

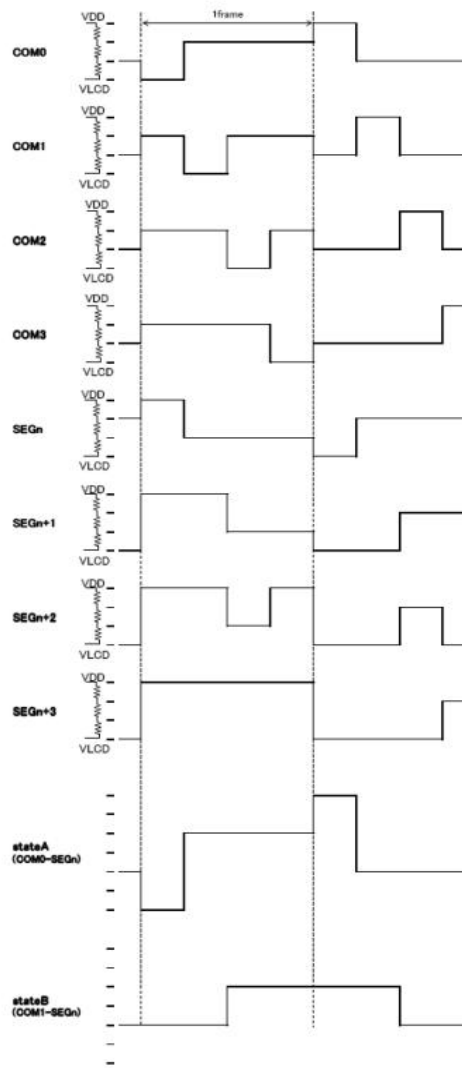
LINE 翻转





FRAME 翻转

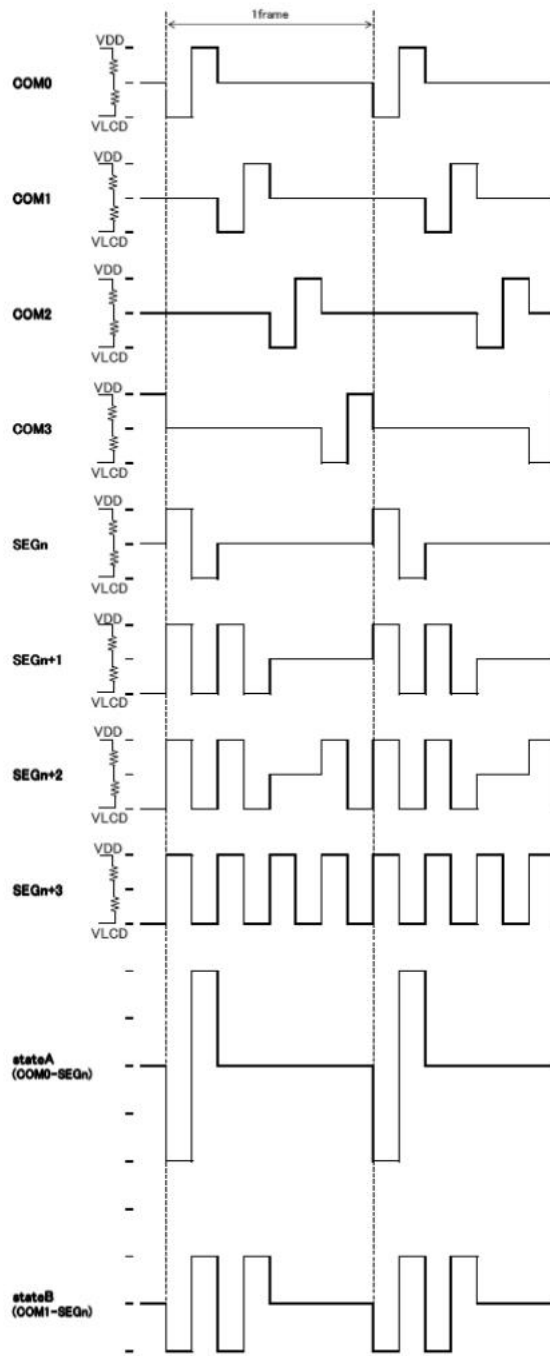
	SEGn	SEGn+1	SEGn+2	SEGn+3
COM0	stateA			
COM1	stateB			
COM2				
COM3				



2) 1/2bias 液晶驱动波形  
LINE 翻转

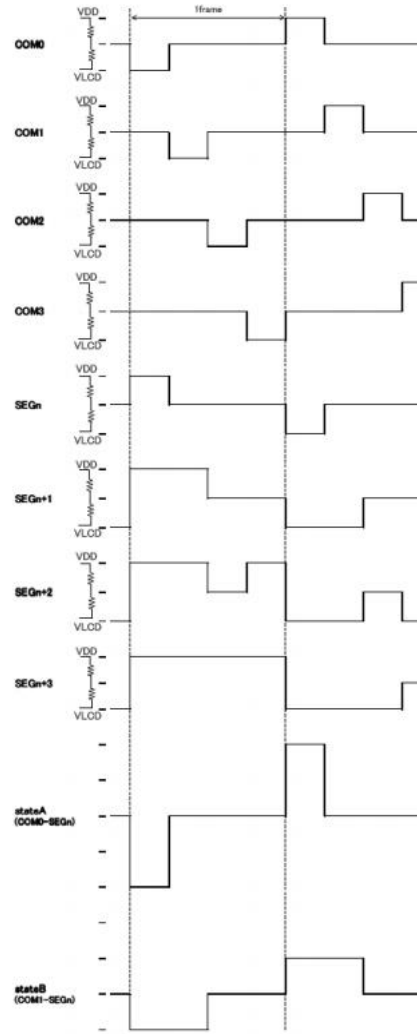
	SEGn	SEGn+1	SEGn+2	SEGn+3
COM0	stateA			
COM1	stateB			
COM2				
COM3				





FRAME 翻转

	SEGn	SEGn+1	SEGn+2	SEGn+3
COM0	stateA			
COM1	stateB			
COM2				
COM3				



## ■ 闪烁模式

闪烁模式的设置由 **BLKCTL 寄存器** 命令来设置。根据使用内部振荡电路频率 Fclk 特性来调整闪烁的周期，关于 Fclk 的特性请参照振荡特性。

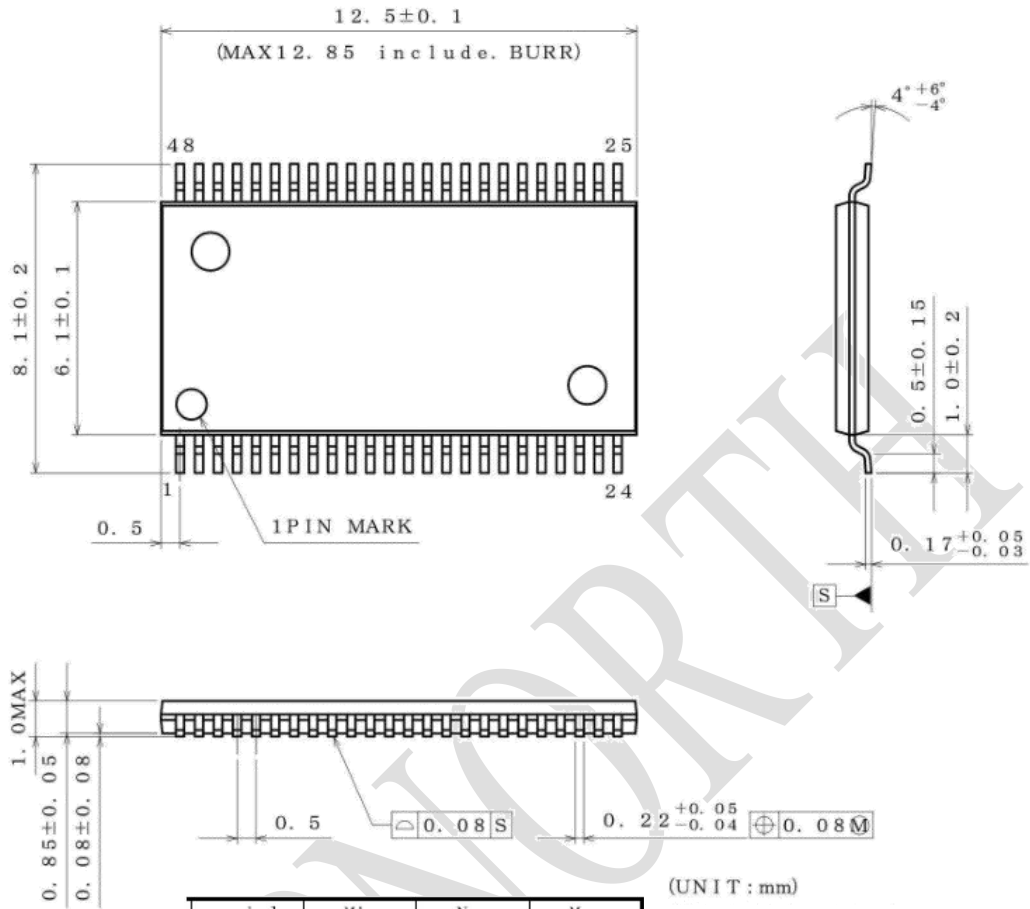


## ■ 操作流程

No.	Input	D7	D6	D5	D4	D3	D2	D1	D0	Descriptions
1	Power on									VDD=0→5[V] (Tr=0.1[ms])
	↓									
2	wait 100us									IC 的初始化
	↓									
3	Stop									Stop 条件
	↓									
4	Start									Start 条件
	↓									
5	Slave address	0	1	1	1	1	1	0	0	发出Slave address
	↓									
6	ICSET	1	1	1	0	1	*	1	0	Software Reset
	↓									
7	BLKCTL	1	1	1	1	0	*	0	0	初始化是不需要
	↓									
8	DISCTL	1	0	1	0	0	0	1	0	初始化是不需要
	↓									
9	ICSET	1	1	1	0	1	*	0	1	RAM 地址的MSB 设定
	↓									
10	ADSET	0	0	0	0	0	0	0	0	RAM 地址设定
	↓									
11	Display Data	*	*	*	*	*	*	*	*	address 00h - 01h
	Display Data	*	*	*	*	*	*	*	*	address 02h - 03h
	• • •									• • • •
	Display Data	*	*	*	*	*	*	*	*	address 22h - 23h
	↓									
12	Stop									Stop 条件
	↓									
13	Start									Start 条件
	↓									
14	Slave address	0	1	1	1	1	1	0	0	发出Slave address
	↓									
15	MODESET	1	1	0	*	1	0	*	*	Display ON
	↓									
16	Stop									Stop 条件



■ TSSOP48 封装



symbol	Min	Nom	Max
A	1.45	1.55	1.65
A1	0.01	—	0.21
A2	1.3	1.4	1.5
A3	—	0.254	—
b	0.15	0.20	0.25
b1	0.16	0.22	0.28
c	—	0.127	—
D1	6.85	6.95	7.05
D2	6.9	7.00	7.10
E	8.8	9.00	9.20
E1	6.85	6.95	7.05
E2	6.9	7.00	7.10
e	—	0.5	—
L	0.43	—	0.71
L1	0.90	1.0	1.10
R	0.1	—	0.25
R1	0.1	—	—
θ	0	—	10°
θ 1	0	—	—
y	—	—	0.1
Z	—	0.75	—